

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10039833 A**(43) Date of publication of application: **13 . 02 . 98**

(51) Int. Cl.

G09G 3/28
H04N 5/66
H04N 5/66

(21) Application number: **08214338**(71) Applicant: **FUJITSU GENERAL LTD**(22) Date of filing: **24 . 07 . 96**(72) Inventor: **HASHIGUCHI KOTA**

(54) COMPENSATION CIRCUIT FOR DISTORTION OF GRADATION OF DISPLAY DEVICE

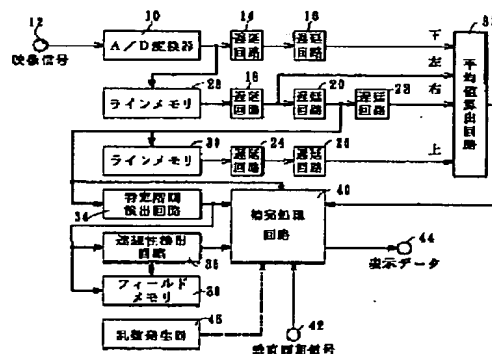
(57) Abstract:

PROBLEM TO BE SOLVED: To reduce the distortion of gradation at the time of displaying a gradation picture and to prevent the degradation of display quality.

SOLUTION: In a display device displaying a multi-gradation picture by a sub-field driving method, this device is provided with a specific gradation detecting circuit 34 detecting that video data of original pixels is border data causing the distortion of gradation, a continuous detecting circuit 36 detecting that this detected output corresponds to plural pixels continued on a display screen, an average value calculating circuit 32 calculating an average value of video data of peripheral pixels of the original pixels, a supplemental processing circuit 40 outputting an average value of video data of the original pixels being a detected output of the detecting circuit 36 and a calculated value of the calculating circuit 32 as display data of the original pixels. When the border data corresponds to continued plural pixels, as an average value of video data of the original pixels and the average value of the video data of the peripheral pixels is calculated and a multi-gradation picture is displayed making the calculated value as display data of

the original pixels, display data of the original pixels is got off from the border data in which the distortion of gradation is caused, and the distortion of gradation can be reduced.

COPYRIGHT: (C)1998,JPO



BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-39833

(43)公開日 平成10年(1998)2月13日

(51) Int.Cl.⁶

識別記号

庁内整理番号

FI

技術表示箇所

G O 9 G 3/28

4237-5H

G O 9 G 3/28

K

H04N 5/66

H04N 5/66

A

101

101C

審査請求 未請求 請求項の数5 FD (全 8 頁)

(21)出願番号

特願平8-214338

(22) 出願日

平成8年(1996)7月24日

(71)出願人 000006611

株式会社富士通ゼネラル

神奈川県川崎市高津区末長1116番地

(72)発明者 橘口 耕太

神奈川県川崎市高津区末長1116番地 株式会社富士通ゼネラル内

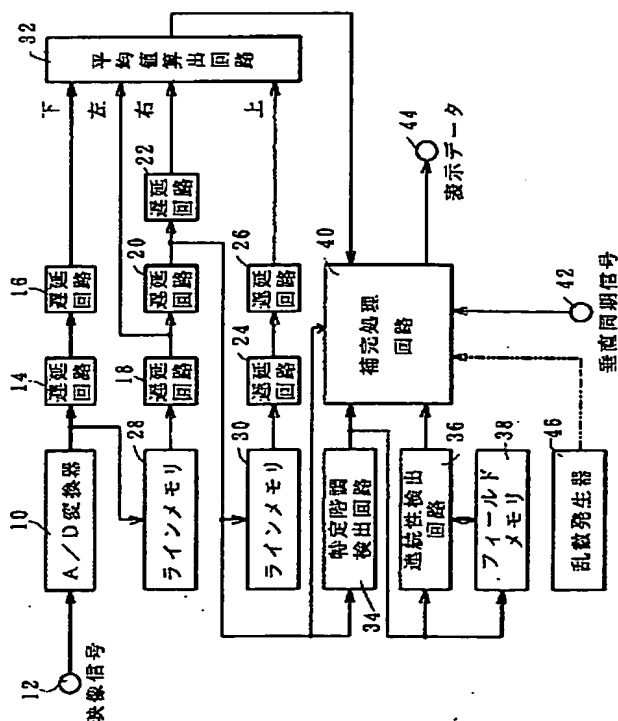
(74)代理人 弁理士 古澤 俊明 (外1名)

(54)【発明の名称】 ディスプレイ装置の階調歪み補正回路

(57) 【要約】

【課題】 階調画像表示時の階調歪みを低減し表示品質低下を防止すること。

【解決手段】 サブフィールド駆動法で多階調画像を表示するディスプレイ装置において、原画素の映像データが階調歪みを生じる境界データであることを検出する特定階調検出回路 3 4、この検出出力が表示画面上で連続する複数の画素に対応したものであることを検出する連続性検出回路 3 6、原画素の周辺画素の映像データの平均値を算出する平均値算出回路 3 2、検出回路 3 6 の検出出力で原画素の映像データと算出回路 3 2 の算出値との平均値を原画素の表示データとして出力する補完処理回路 4 0 を具備し、境界データが連続する複数の画素に対応した場合に、原画素の映像データと周辺画素の映像データ平均値との平均値を演算し、演算値を原画素の表示データとして多階調画像を表示するので、原画素の表示データが階調歪みを生じる境界データから外れ、階調歪みを低減できる。



【特許請求の範囲】

【請求項1】ディスプレイパネルの1画面表示期間を表示階調に対応した複数の表示期間に時分割して多階調画像を表示するディスプレイ装置において、原画素の映像データが階調歪みを生じる特定の階調データであるか否かを検出する特定階調検出回路と、この特定階調検出回路の検出出力が前記ディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるか否かを検出する連続性検出回路と、前記原画素の周辺画素の映像データの平均値を算出する平均値算出回路と、前記連続性検出回路の検出出力が有るときに前記原画素の映像データと前記平均値算出回路の算出値との平均値を前記原画素の表示データとして出力する補完処理回路とを具備してなることを特徴とするディスプレイ装置の階調歪み補正回路。

【請求項2】ディスプレイパネルの1画面表示期間を表示階調に対応した複数の表示期間に時分割して多階調画像を表示するディスプレイ装置において、原画素の映像データが階調歪みを生じる特定の階調データであるか否かを検出する特定階調検出回路と、この特定階調検出回路の検出出力が前記ディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるか否かを検出する連続性検出回路と、前記原画素の周辺画素の映像データの平均値を算出する平均値算出回路と、前記連続性検出回路の検出出力が有るときに前記平均値算出回路の算出値を前記原画素の表示データとして出力する補完処理回路とを具備してなることを特徴とするディスプレイ装置の階調歪み補正回路。

【請求項3】ディスプレイパネルの1画面表示期間を表示階調に対応した複数の表示期間に時分割して多階調画像を表示するディスプレイ装置において、原画素の映像データが階調歪みを生じる特定の階調データであるか否かを検出する特定階調検出回路と、この特定階調検出回路の検出出力が前記ディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるか否かを検出する連続性検出回路と、乱数データを発生する乱数発生器と、前記連続性検出回路の検出出力が有るときに前記原画素の映像データに前記乱数発生器の乱数データを加減算し前記原画素の表示データとして出力する補完処理回路とを具備してなることを特徴とするディスプレイ装置の階調歪み補正回路。

【請求項4】ディスプレイパネルの1画面表示期間を表示階調に対応した複数の表示期間に時分割して多階調画像を表示するディスプレイ装置において、原画素の映像データが階調歪みを生じる特定の階調データであるか否かを検出する特定階調検出回路と、この特定階調検出回路の検出出力が前記ディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるか否かを検出する連続性検出回路と、定数データを発生する定数発生器と、前記連続性検出回路の検出出力が有るときに前記

原画素の映像データに前記定数発生器の定数データを加減算し前記原画素の表示データとして出力する補完処理回路とを具備してなることを特徴とするディスプレイ装置の階調歪み補正回路。

【請求項5】ディスプレイパネルの1画面表示期間を表示階調に対応した複数の表示期間に時分割して多階調画像を表示するディスプレイ装置において、原画素の映像データが階調歪みを生じる特定の階調データであるか否かを検出する特定階調検出回路と、この特定階調検出回路の検出出力が前記ディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるか否かを検出する連続性検出回路と、前記階調歪みを生じる特定階調データの前後の階調データの一方を発生する前後階調発生器と、前記連続性検出回路の検出出力が有るときに前記前後階調発生器で発生した階調データを前記原画素の表示データとして出力する補完処理回路とを具備してなることを特徴とするディスプレイ装置の階調歪み補正回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、PDP（プラズマディスプレイパネル）のような非線形な階調特性をもつディスプレイパネルを用い、1画面表示期間（例えば1フィールド）を表示階調に対応した複数の表示期間（例えばサブフィールド）に時分割して多階調画像を表示するディスプレイ装置において、多階調画像表示時に発生する階調歪みを補正する回路に関するものである。

【0002】

【従来の技術】薄型、軽量の表示装置として、PDPが注目されている。このPDPの駆動方式は、従来のCRT駆動方式とは全く異なっており、デジタル化された映像入力信号による直接駆動方式である。したがって、パネル面から発光される輝度階調は、扱う信号のビット数によって定まる。

【0003】PDPは基本的特性の異なるAC型とDC型の2方式に分けられる。AC型PDPでは、256階調表示も可能なサブフィールド駆動法が提案されている。このサブフィールド駆動法の一例としてのADSサブフィールド法（アドレス・表示分離型駆動法）は、例えば、その駆動シーケンスが図3に示すように構成されている。

【0004】この図3に示すものでは、1フィールドを輝度の相対比が1、2、4、8、16の5個のサブフィールドSF1～SF5で構成し、5画面の輝度の組み合わせで32階調の表示が行われる。各サブフィールドSF1～SF5は、リフレッシュした1画面分のデータの書き込みを行うアドレス期間と、そのサブフィールドの輝度レベルを決めるサスティン期間とで構成される。アドレス期間では、最初全画面同時に各ピクセルに初期的に壁電荷が形成され、その後サスティンパルスが全画面

に与えられ表示が行われる。各サブフィールドSF1～SF5の明るさはサスティンパルスの数に比例し、各サブフィールドSF1、SF2、SF3、SF4、SF5のサスティンパルス数比は1、2、4、8、16に設定されている。

【0005】

【発明が解決しようとする課題】しかしながら、図3に示したADSサブフィールド法によって多階調のカラープラズマディスプレイ表示をした場合、サブフィールドの切り替わりで階調歪みが生じ易いという問題点があった。例えば、自然画表示を行った場合、「青空」などのように、表示面積が大きく、且つ表示階調が少ない部分において、階調歪みによる段差が生じ、表示品質を低下させることがあるという問題点があった。

【0006】すなわち、PDPの入力信号（入力映像データ）と発光階調の関係を表す発光階調特性は、図4に実線Aで示すように、入力信号のレベルが「07h」

（16進数表示、以下同様）から「08h」に変化する部分a1、「0Fh」から「10h」に変化する部分a2、「17h」から「18h」に変化する部分a3で発光階調の段差（階調歪み）が生じていたので、このような発光階調の段差が、「青空」のような表示面積が大きく、且つ表示階調が少ない部分にまたがって存在した場合、階調歪みが大変目立ち、表示品質を著しく低下させるという問題点があった。図4の点線Bは理想的な発光階調特性を表す。

【0007】本発明は、上述のような問題点に鑑みてなされたもので、サブフィールド駆動法によって多階調のカラー画像等を表示した場合に発生する階調歪みを低減することを目的とするものである。

【0008】

【課題を解決するための手段】請求項1の階調歪み補正回路に係る発明は、サブフィールド駆動法によって多階調画像を表示するディスプレイ装置において、原画素の映像データが階調歪みを生じる特定の階調データであるか否かを検出する特定階調検出回路と、この特定階調検出回路の検出出力がディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるか否かを検出する連続性検出回路と、原画素の周辺画素の映像データの平均値を算出する平均値算出回路と、連続性検出回路の検出出力が有るときに原画素の映像データと平均値算出回路の算出値との平均値を原画素の表示データとして出力する補完処理回路とを具備してなることを特徴とするものである。

【0009】特定階調検出回路は、原画素の映像データが階調歪みを生じる特定の階調データ（例えば、図4の部分a2に対応したデータ「0Fh」と「10h」（以下境界データ「0Fh」、「10h」という）の一方又は双方）のときに検出信号を出力する。この特定階調検出回路の検出出力がディスプレイパネルの表示画面上で

連続する複数の画素（例えば帯状に連続した複数の画素）に対応したものであるときには、連続性検出回路から検出信号が出力して、対応した原画素の映像データが階調歪みの補正が必要な境界データであることを検出する。

【0010】補完処理回路は、連続性検出回路の検出出力に基づいて境界データと平均値算出回路の算出値との平均値を原画素の表示データとして出力するので、この表示データに基づいたサブフィールド駆動法で多階調画像が表示される。このため、原画素の映像データが階調歪みを生じる境界データで、且つ表示画面上で連続した複数の画素に対応している場合、周辺画素の映像データの平均値と原画素の映像データとの平均値が、原画素の表示データとなって階調歪みを生じる境界データから外れ、階調歪みを低減できる。

【0011】請求項2の発明は、請求項1の発明において、補完処理回路の構成を簡単にするために、この補完処理回路の構成を、特定階調検出回路の検出出力が有るときに、平均値算出回路で算出した平均値を原画素の表示データとして出力する構成に変更する。このため、原画素の映像データが階調歪みを生じる境界データで、且つ表示画面上で連続した複数の画素に対応している場合、原画素の周辺画素の映像データの平均値が原画素の表示データとなって階調歪みを生じる境界データから外れ、階調歪みを低減できる。

【0012】請求項3の階調歪み補正回路に係る発明は、サブフィールド駆動法で多階調画像を表示するディスプレイ装置において、原画素の映像データが階調歪みを生じる特定の階調データであるか否かを検出する特定階調検出回路と、この特定階調検出回路の検出出力がディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるか否かを検出する連続性検出回路と、乱数データを発生する乱数発生器と、連続性検出回路の検出出力が有るときに原画素の映像データに乱数発生器の乱数データを加減算し原画素の表示データとして出力する補完処理回路とを具備してなることを特徴とするものである。

【0013】特定階調検出回路は、原画素の映像データが階調歪みを生じる特定の階調データ（例えば境界データ「0Fh」）のときに検出信号を出力し、この検出出力がディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるときには、連続性検出回路から検出信号が出力して、対応した原画素の映像データが階調歪みの補正が必要な境界データであることを検出する。

【0014】補完処理回路は、連続性検出回路の検出出力に基づいて、境界データに乱数データを加減算したデータを原画素の表示データとして出力するので、この表示データに基づいたサブフィールド駆動法で表示された多階調画像では、従来例で階調歪みを生じていた表示デ

ータ（境界データ）が、規則性のない乱数データで拡散され、階調歪みによる輪郭が拡散して階調歪みが目立たない。

【0015】請求項4の階調歪み補正回路に係る発明は、サブフィールド駆動法で多階調画像を表示するディスプレイ装置において、原画素の映像データが階調歪みを生じる特定の階調データであるか否かを検出する特定階調検出回路と、この特定階調検出回路の検出出力がディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるか否かを検出する連続性検出回路と、定数データを発生する定数発生器と、連続性検出回路の検出出力が有るときに原画素の映像データに定数発生器の定数データを加減算し原画素の表示データとして出力する補完処理回路とを具備してなることを特徴とするものである。

【0016】特定階調検出回路は、原画素の映像データが階調歪みを生じる特定の階調データのときに検出信号を出力し、この検出出力がディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるときには、連続性検出回路から検出信号が出力して、対応した原画素の映像データが階調歪みの補正が必要な境界データであることを検出する。

【0017】補完処理回路は、連続性検出回路の検出出力に基づいて境界データに定数データを加減算し、原画素の表示データとして出力するので、この表示データに基づいたサブフィールド駆動法で表示された多階調画像では、従来例で階調歪みを生じていた表示データ（境界データ）が、定数データの加減算で階調歪みの生じない階調データとなり、階調歪みの輪郭が目立たなくなる。

【0018】請求項5の階調歪み補正回路に係る発明は、サブフィールド駆動法で多階調画像を表示するディスプレイ装置において、原画素の映像データが階調歪みを生じる特定の階調データであるか否かを検出する特定階調検出回路と、この特定階調検出回路の検出出力がディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるか否かを検出する連続性検出回路と、階調歪みを生じる特定の階調データの前後の階調データの一方を発生する前後階調発生器と、連続性検出回路の検出出力が有るときに前後階調発生器で発生した階調データを原画素の表示データとして出力する補完処理回路とを具備してなることを特徴とするものである。

【0019】特定階調検出回路は、原画素の映像データが階調歪みを生じる特定の階調データのときに検出信号を出力し、この検出出力がディスプレイパネルの表示画面上で連続する複数の画素に対応したものであるときには、連続性検出回路から検出信号が出力して、対応した原画素の映像データが階調歪みの補正が必要な境界データであることを検出する。

【0020】補完処理回路は、連続性検出回路の検出出力に基づいて、前後階調発生器で発生した階調データ

（境界データの前後の階調データ（例えば「0Eh」、「10h」）の一方（例えば「0Eh」）を、原画素の表示データとして出力するので、この表示データに基づいたサブフィールド駆動法で表示された多階調画像では、従来例で階調歪みを生じていた表示データ（境界データ）が、階調歪みの生じない前後の階調データの一方（例えば「0Eh」）に変更され、階調歪みの輪郭が目立たなくなる。

【0021】

10 【発明の実施の形態】本発明の一実施形態例を図1に基づき説明する。ディスプレイ装置としてアドレス・表示分離型駆動法（ADSサブフィールド法）により駆動するPDP（プラズマディスプレイパネル、図示省略）を使用した場合を例として説明する。図1において、10はA/D（アナログ/デジタル）変換器で、このA/D変換器10は、映像信号入力端子12に入力したアナログの映像信号をデジタルの映像信号（以下単に映像データという）に変換して出力するように構成されている。

20 【0022】14、16、18、20、22、24、26は、それぞれ映像データを1ドット分遅延させる遅延回路、28、30はそれぞれ映像データを1ライン分遅延させるラインメモリで、これらの遅延回路14、16、18、20、22、24、26及びラインメモリ28、30は、図1に示すように前記A/D変換器10の出力側に結合され、現時点の対象となる原画素の映像データと、その上下左右に位置する周辺画素の映像データを検出して出力するように構成されている。すなわち、遅延回路20の出力側に現時点で対象とする原画素の映像データを検出し、遅延回路26、16、18、22のそれぞれの出力側に、原画素の上下左右に位置する周辺画素の映像データを検出するように構成されている。

30 【0023】32は平均値算出回路で、この平均値算出回路32は、前記遅延回路26、16、18、22のそれぞれから出力する上下左右の周辺画素の映像データの平均値を算出して出力するように構成されている。

40 【0024】34は特定階調検出回路で、この特定階調検出回路34は、前記遅延回路20から出力する原画素の映像データに基づいて、この原画素の映像データが階調歪みを生じる特定のサブフィールドの階調データ（例えば、図4の部分a2の前後に対応したSF1～SF4を点灯させるデータ「0Fh」とSF5を点灯させるデータ「10h」、以下境界データ「0Fh」、「10h」という）であるか否かを検出するように構成されている。

50 【0025】36は連続性検出回路で、この連続性検出回路36は、フィールドメモリ38を用いて、前記特定階調検出回路34の検出出力がPDPの1フィールド（1画面表示期間の一例）内の表示画面上で連続する複

数の画素（例えば線状又は帯状に連続する複数の画素）に対応したものであるか否かを検出するように構成されている。

【0026】40は補完処理回路で、この補完処理回路40は、前記特定階調検出回路34と前記連続性検出回路36のうちの少なくとも前記連続性検出回路36からの検出信号が有る場合に、垂直同期信号入力端子42を介して垂直同期信号が入力する度に（即ち1フィールド毎に）、前記平均値算出回路32の算出値と前記遅延回路20から出力する原画素の映像データとの平均値を演算し、その演算値を原画素の表示データとして出力端子44に出力し、前記連続性検出回路36からの検出信号が無いときには、原画素の映像データをそのまま表示データとして出力端子44に出力するように構成されている。

【0027】つぎに前記実施形態例の作用を図2を併用して説明する。説明の便宜上、本発明による階調歪み補正回路を用いない従来例のディスプレイ装置で、表示面積が大きく且つ表示階調が少ない自然画表示を行った画面（例えば青空画面）において、階調歪みによる境界線BLが図2（a）に示すように目立って表示されていたものとする。

【0028】すなわち、入力映像データでは、画面左上の輝度レベルが80%の明るい領域（例えば太陽に近い領域）から画面右下の輝度レベルが40%の暗い領域（太陽から遠い領域）まで、矢印方向に沿ってなだらかに輝度レベルが変化して境界線BLが目立たないはずなのに、実際の表示画面では、図2（a）に示すように、階調歪み（例えば図4の入力信号のレベルが「OFh」から「10h」へ変化する時の階調レベルの逆転による階調歪み）によって、境界線BLを境とした前後の領域で輝度レベルが50%から60%へ逆転し、境界線BLが目立って表示されたものとする。

【0029】図1に示す実施形態例では、図2（b）に示すような、境界線BLの明るい側と暗い側に沿って帯状に連続する複数の画素群（BLu）、（BLd）（階調歪み発生の原因となっている画素群）を対象として、つぎのような階調歪み補正処理が行われる。

【0030】特定階調検出回路34は、対象となる原画素群（BLu）、（BLd）の各画素の映像データが階調歪みを生じる特定の分割表示期間の階調データ（説明の便宜上、図4の部分a2の前後に対応した境界データ「OFh」、「10h」とする）のときに検出信号を出力する。連続性検出回路36は、特定階調検出回路34の検出出力がPDPの1フィールド内の表示画面上で連続する複数の原画素群（BLu）、（BLd）に対応したものであることを検出する。

【0031】そして、平均値算出回路32は、対象となる原画素群（BLu）、（BLd）の上下左右に位置する周辺画素の映像データの平均値を算出し、補完処理回

路40は、1フィールド毎に、特定階調検出回路34と連続性検出回路36の検出出力に基づき、対象となる原画素群（BLu）、（BLd）の各画素の映像データと、平均値算出回路32で算出した算出値との平均値を演算し、この演算値を原画素の表示データとして出力端子44へ出力し、この表示データに基づいてPDPでサブフィールド駆動法による多階調画像が表示される。

【0032】このため、対象となる原画素群（BLu）、（BLd）の各画素については、その映像データと、その上下左右に位置する周辺画素の平均値との平均値が表示データとなり、階調歪みの生じる境界データから外れ、図2（b）に示すように、原画素群（BLu）、（BLd）の表示の明るさが共に55%となり、境界線BLが目立つようなことがない。

【0033】対象とする原画素群（BLu）、（BLd）以外の画素については、特定階調検出回路34と連続性検出回路36のうちの少なくとも連続性検出回路36からの検出出力が無いので、補完処理部40は原画素の映像データをそのまま原画素の表示データとして出力端子44に出力する。このため、対象とする原画素群（BLu）、（BLd）以外の画素については、映像データが補正されずにそのまま表示データとなる。例えば、階調歪みの生じない画面左上の輝度レベルが80%の明るい領域や画面右下の輝度レベルが40%の暗い領域は、図2（a）、（b）に示すように、補正前後で変わらない。

【0034】前記実施形態例では、原画素の上下左右に位置する画素を周辺画素とするために遅延回路14～26とラインメモリ28、30を設け、平均値算出回路32でこれら周辺画素の映像データの平均値を算出するようにしたが、本発明はこれに限るものでなく、例えば原画素の上下左右に位置する画素の外に原画素の斜めに位置する画素を含めた8個の画素を周辺画素とするために遅延回路を付加し、平均値算出回路でこれら周辺画素の映像データの平均値を算出するようにした場合についても利用することができる。

【0035】前記実施形態例では、32階調表示とし、特に階調歪みの目立ち易い階調「OFh」、「10h」（図4の部分a2参照）を、特定階調検出回路で検出する特定の階調データ（境界データ）としたが、本発明はこれに限るものでなく、32階調表示以外の多階調表示の場合についても利用することができる。また、32階調表示の場合においても、特に階調歪みの目立ち易い階調「OFh」、「10h」のうち的一方（例えば「OFh」）を、特定階調検出回路で検出する特定の階調データ（境界データ）とした場合についても利用することができる。この場合、図2（b）の原画素群（BLu）については同図（a）の場合と同様に輝度レベルが50%と変わらないが、原画素群（BLd）については同図（b）の場合と同様に周辺画素の映像データと平均化に

よって55%前後に低減する。さらに、階調「OFh」、「10h」以外の階調(図4の部分a3の「17h」、「18h」)のデータを、特定階調検出回路で検出する特定の階調データ(境界データ)とするか、含めた場合についても利用することができる。

【0036】前記実施形態例では、補完処理回路が、平均値算出回路の算出値(周辺画素の映像データの平均値)と原画素の映像データとの平均値を演算し、その演算値を原画素の表示データとして出力するようにしたが、本発明はこれに限るものでなく、例えば、補完処理回路の構成を、平均値算出回路の算出値(周辺画素の映像データの平均値)を原画素の表示データとして出力するように構成を変更し、補完処理回路の構成を簡単にしてもよい。

【0037】例えば、図1において、遅延回路20から補完処理回路40へ入力する原画素の映像データの信号線を省略するとともに、この補完処理回路40を、特性階調検出回路34、連続性検出回路36の検出出力が有るときに、平均値算出回路32の算出値を原画素の表示データとして出力する機能を有する補完処理回路40a(図示省略)に変更する。

【0038】前記実施形態例では、複数の遅延回路とラインメモリを設けて原画素の周辺画素の映像データを検出し、平均値算出回路を設けてこれら周辺画素の映像データの平均値を算出し、この算出値を補完処理回路で原画素の映像データと平均をとって利用するか、そのまま利用するようにしたが、本発明はこれに限るものでなく、原画素の周辺画素の映像データを検出するための複数の遅延回路とラインメモリを省略すると共に、周辺画素の映像データの平均値を算出するための平均値算出回路を省略し、乱数データを発生する乱数発生器、定数データを発生する定数発生器又は境界データの前後の階調データの少なくとも一方を発生する前後階調発生器のいずれかの発生器を設け、補完処理回路をそれぞれに対応した機能を有する補完処理回路に変更した場合についても利用することができる。

【0039】例えば、図1において、遅延回路14~26、ラインメモリ28、30及び平均値算出回路32を省略すると共に、新たに乱数データを発生する乱数発生器46を設け、補完処理回路40の代わりに以下の機能を有する補完処理回路40A(図示省略)を設けるようにしてもよい。

【0040】すなわち、特定階調検出回路34は、A/D変換器10から出力する原画素の映像データが特定階調データ(境界データ)であるか否かを検出し、補完処理回路40Aは、1画面表示期間(1フィールド)毎に、特定階調検出回路34と連続性検出回路36の検出出力のうちの少なくとも連続性検出回路36の検出出力が有るときに、A/D変換器10から出力する原画素の映像データに、乱数発生器46の乱数データを加減算し

たデータを原画素の表示データとして出力端子44へ出力する。この表示データに基づいたサブフィールド駆動法で表示された多階調画像では、従来例で階調歪みを生じていた表示データ(境界データ)が、規則性のない乱数データで拡散され、階調歪みによる輪郭が拡散して階調歪みが目立たない。

【0041】または、前述の乱数発生器の代わりに定数データを発生する定数発生器を設け、補完処理回路40Aの代わりに以下の機能を有する補完処理回路40B(図示省略)を設けるようにしてもよい。

【0042】すなわち、特定階調検出回路34は、A/D変換器10から出力する原画素の映像データが特定階調データ(境界データ)であるか否かを検出し、補完処理回路40Bは、1画面表示期間(1フィールド)毎に、特定階調検出回路34と連続性検出回路36の検出出力のうちの少なくとも連続性検出回路36の検出出力が有るときに、A/D変換器10から出力する原画素の映像データに、定数発生器の定数データを加減算したデータを原画素の表示データとして出力端子44へ出力する。この表示データに基づいたサブフィールド駆動法で表示された多階調画像では、従来例で階調歪みを生じていた表示データ(境界データ)が、定数データの加減算で階調歪みの生じない階調データとなり、階調歪みの輪郭が目立たなくなる。

【0043】または、前述の乱数発生器の代わりに特定の階調データ(例えば境界データ「OFh」)の前後の階調データ(例えば「0Eh」、「10h」)の少なくとも一方の階調データ(例えば「0Eh」)を発生する前後階調発生器を設け、補完処理回路40A又は40Bの代わりに以下の機能を有する補完処理回路40C(図示省略)を設けるようにしてもよい。

【0044】すなわち、補完処理回路40Cは、1画面表示期間(1フィールド)毎に、特定階調検出回路34と連続性検出回路36の検出出力のうちの少なくとも連続性検出回路36の検出出力が有るときに、前後階調発生器で発生する階調データ(例えば「0Eh」)を原画素の表示データとして出力端子44へ出力する。この表示データに基づいたサブフィールド駆動法で表示された多階調画像では、従来例で階調歪みを生じていた表示データ(境界データ「OFh」)が、階調歪みの生じない階調データ「0Eh」となり、階調歪みの輪郭が目立たなくなる。

【0045】前記実施形態例では、ディスプレイパネルがPDPの場合について説明したが、本発明はこれに限るものでなく、デジタルディスプレイパネル(例えば液晶ディスプレイパネル)の場合について利用することができる。

【0046】

【発明の効果】請求項1の発明は、サブフィールド駆動法で多階調画像を表示するディスプレイ装置において、

特定階調検出回路、連続性検出回路、平均値算出回路及び補完処理回路とを具備し、原画素の映像データが階調歪みを生じる境界データで、且つディスプレイパネルの表示画面上（例えば1フィールド表示画面上）で連続する複数の画素（例えば帯状に連続する複数の画素）に対応したものである場合に、原画素の映像データと周辺画素の映像データの平均値との平均値を演算し、この演算値を原画素の表示データとして多階調画像を表示するようにしたので、原画素の表示データが階調歪みを生じる境界データから外れ、階調歪みを低減できる。このため、多階調のカラー画像を表示した場合、「青空」のような表示面積が大きく且つ表示階調が少ない部分に発生する階調歪みを低減して表示品質の低下を防止できる。

【0047】請求項2の発明は、請求項1の発明において、この補完処理回路の構成を、特定階調検出回路の検出出力が有るときに、平均値算出回路で算出した平均値を原画素の表示データとして出力する構成に変更したので、補完処理回路は原画素の映像データと平均値算出回路の算出値との平均値を演算する機能を省略でき、補完処理部の回路構成を簡単にすることができる。

【0048】請求項3の発明は、サブフィールド駆動法で多階調画像を表示するディスプレイ装置において、特定階調検出回路、連続性検出回路、乱数発生器及び補完処理回路を具備し、原画素の映像データが階調歪みを生じる境界データで、且つディスプレイパネルの表示画面上で連続する複数の画素に対応したものである場合に、原画素の映像データに乱数データを加減算して得たデータを、原画素の表示データとして多階調画像を表示するようにしたので、従来例で階調歪みを生じていた表示データ（境界データ）が、規則性のない乱数データで拡散され、階調歪みによる輪郭が拡散して階調歪みを目立たなくできる。

【0049】請求項4の発明は、サブフィールド駆動法で多階調画像を表示するディスプレイ装置において、特定階調検出回路、連続性検出回路、定数発生器及び補完処理回路を具備し、原画素の映像データが階調歪みを生じる境界データで、且つディスプレイパネルの表示画面上で連続する複数の画素に対応したものである場合に、原画素の映像データに定数データを加減算して得たデータを、原画素の表示データとして多階調画像を表示する

ータ（境界データ）が、定数データの加減算で階調歪みの生じない階調データとなり、階調歪みで生じた輪郭を目立たなくできる。

【0050】請求項5の階調歪み補正回路に係る発明は、サブフィールド駆動法で多階調画像を表示するディスプレイ装置において、特定階調検出回路、連続性検出回路、前後階調発生器及び補完処理回路とを具備し、原画素の映像データが階調歪みを生じる境界データで、且つディスプレイパネルの表示画面上で連続する複数の画素に対応したものである場合に、前後階調発生器で発生した境界データの前後の階調データを原画素の表示データとして多階調画像を表示するようにしたので、従来例で階調歪みを生じていた表示データ（境界データ）が、階調歪みの生じない前後の階調データに変更され、階調歪みで生じた輪郭を目立たなくできる。

【図面の簡単な説明】

【図1】本発明によるディスプレイ装置の階調歪み補正回路の一実施形態例を示すブロック図である。

【図2】図1の作用を説明する図で、（a）は従来例において階調歪みで発生した境界線BLが目立っている状態の説明図（比較例）、（b）は図1の補正回路によって（a）の境界線BLが目立たなくなった状態の説明図である。

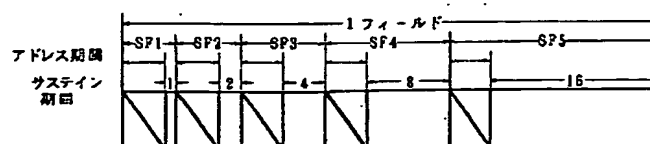
【図3】サブフィールド駆動法の一例のADSサブフィールド法の駆動シーケンスを表す図である。

【図4】従来例における階調歪みを説明する発光階調特性図である。

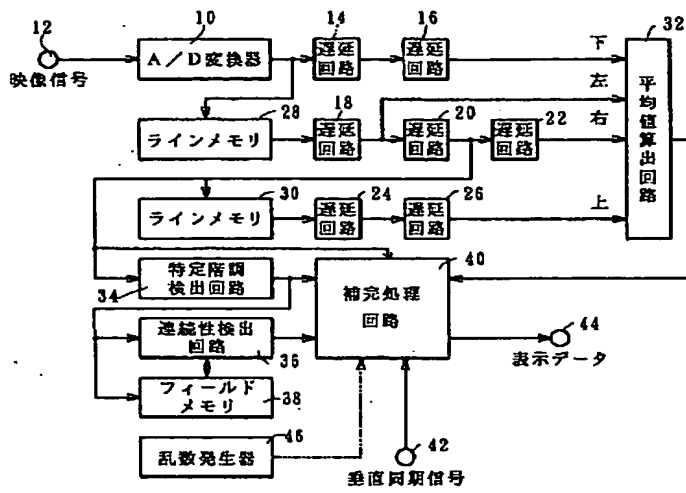
【符号の説明】

10…A/D（アナログ/デジタル）変換器、 12…映像信号入力端子、 14、16、18、20、22、24、26…遅延回路、 28、30…ラインメモリ、 32…平均値算出回路、 34…特定階調検出回路、 36…連続性検出回路、 38…フィールドメモリ、 40…補完処理回路、 42…垂直同期信号入力端子、 44…出力端子、 46…乱数発生器、 A…従来例の発光階調特性、 B…理想的な発光階調特性、 BL…境界線、 (BLu)…境界線BLに沿った明るい側の画素群、 (BLd)…境界線BLに沿った暗い側の画素群、 SF1～SF5…サブフィールド（分割表示期間の一例）、 1フィールド…1画面表示期間の一例。

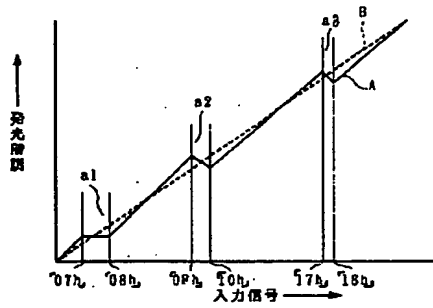
【図3】



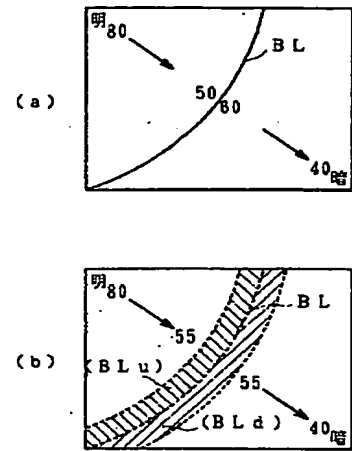
【図1】



【図4】



【図2】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.